

· 学科进展与展望 ·

“半导体集成化芯片系统基础研究” 重大研究计划结束综述

陈弘毅¹ 陈宇² 孙玲³ 郭睿倩⁴ 潘庆⁵ 何杰⁵

(1 清华大学, 北京 100084; 2 中国科学院半导体研究所, 北京 100083;

3 南通大学, 南通 226019; 4 复旦大学, 上海 200433; 5 国家自然科学基金委员会, 北京 100085)

[摘要] 本文介绍了“半导体集成化芯片系统基础研究”重大研究计划立项背景、宗旨、总体科学目标、实施过程的基本情况以及取得的主要创新成果,并分析了目前我国在该领域仍然存在的差距和问题。

[关键词] 重大研究计划,集成化芯片系统,创新成果

1 引言

1.1 背景

集成电路从上个世纪诞生以来一直在按摩尔(Moore)定律发展,即每 18 个月集成度提高一倍。本世纪初,半导体制造技术水平已经基本具备把复杂系统集成到单个芯片的能力。半导体集成化芯片系统(SoC; System on Chip)是在同一芯片上集成了微处理器(MPU)、数字信号处理器(DSP)、存储器、逻辑电路、模拟或射频电路模块、乃至各种机械/声/光/化学等传感器元件的复杂微系统,不仅能处理声、光、热、电等物理信号,还能处理化学、生物信号,具有性能好、功耗低、体积小和可靠性高的诸多优点。进入 21 世纪后,芯片系统成为微电子领域最热门的方向,也成为微电子技术强国争相发展的战略需求。

2000 年,在国家自然科学基金委员会(以下简称自然科学基金委)的大力支持下,来自微电子及信息、数理、化学、材料、生命等相关领域专家经过两年多的前期论证,认为半导体集成化芯片系统基础研究反映了微电子学科领域在本世纪最现实、最迫切的发展方向,即集成电路(IC)向集成系统(IS)方向的转变。随后,自然科学基金委信息科学部、工程与材料科学部、数理科学部、化学科学部、生命科学部和计划局多次联合组织专家召开了“半导体集成化

芯片系统基础研究”重大研究计划(简称 SoC 重大研究计划)研讨论证,在形成“十五”优先资助领域论证报告的基础上,经过认真讨论,完成了“半导体集成化芯片系统基础研究”重大研究计划建议书和实施规划书,并于 2002 年 5 月在国内系统地部署实施了“半导体集成化芯片系统基础研究”重大研究计划。

1.2 宗旨和总体科学目标

(1) 宗旨

该重大研究计划旨在以 SoC 需要解决的重要科学问题为研究方向,开展广泛、深入的基础研究,为我国 2005 年至 2010 年及其后的微电子科技与 IC 产业发展中的部分关键科学问题提供解决方法,从而促进我国电子信息工业高速、持续地发展。

(2) 总体科学目标

SoC 重大研究计划的总体科学目标设为:

(i) 通过对科学发展趋势和国家长远需求的分析,结合微电子学科国际研究现状与发展趋势,以 SoC 为切入点,部署 SoC 集成方法学; SoC 综合、验证与测试理论;适用于 SoC 的集成微传感系统;面向 SoC 的小尺寸器件科学问题;适于 SoC 的新材料及新器件探索与集成等五个核心关键研究方向,以所涉及的新概念、新结构、新方法、新技术、新器件和新材料为突破口,争取在理论和实验的源头创新上有所突破,提高我国在 SoC 领域的整体创新能力。

本文于 2011 年 1 月 4 日收到。

(ii) 稳定支持一批具有创新意识、思维活跃、立足国内的微电子科研队伍、尤其是青年骨干,培养我国在 SoC 研究领域国内外同行公认的科学家和大批青年科研人才。

(iii) 在系统集成、设计方法、器件与材料方面力争取得重大突破,使我国 IC 设计技术水平与能力跟上飞速发展的国际微电子的步伐,为发展具有自主知识产权的 SoC 产业提供科学方法和技术来源,服务于国民经济和现代化国防建设,缩小我国微电子领域科研与国际先进水平的差距。

1.3 总体布局和实施思路

SoC 重大研究计划实施以各相关领域学术思想新颖、创新性强的面上项目为主,并辅以部分重点项目瞄准国家目标。针对我国已有较好基础、接近或达到国际先进水平的研究领域或新学科生长点,紧紧围绕核心科学问题,整合与集成半导体、计算机、电子、数学、物理、化学、生命等不同学科,形成具有统一目标的项目群。在具体实施中,努力协调、引导各课题组间卓有成效的合作、交叉,提高效率,实现整个研究计划的总体科学目标。

大力支持原始创新,以促进我国微电子产业的可持续发展为立足点,力争取得一批具有国际先进水平的研究成果。根据芯片系统发展的自身特点及我国国情,重点在 SoC 的系统集成方法学、SoC 的综合/验证和测试理论、用于 SoC 的集成微传感系统、小尺寸 MOS 器件四个方向有所突破,在新材料和新器件的探索上取得创新成果。

在 SoC 重大研究计划项目立项过程中引入竞争和激励机制,根据实施情况,按年度发布指南,分批立项。在计划实施过程中,项目采用同行评议与会议评审相结合的评审机制;项目遴选在考虑符合科学基金的基本准则时,着重强调对加速 SoC 重大研究计划总体进展和解决核心科学问题所起的作用。

为促进项目负责人之间的联系及学术思想和信息的交流,促进新研究群体的形成及多学科集成,每年举行一次项目进展及学术交流会议。根据不同阶段情况设立目标,前期注重把握国际学科发展脉络和国家重大战略需求;中期注重学术交流和数据共享,并通过实地考察,切实了解和把握各项目进展情况,调研未来发展方向;后期组织安排集成项目,实现研究计划的整体目标,并为今后的研究发展提供

战略规划参考。

2 项目基本情况

SoC 重大研究计划执行期从 2002 年到 2009 年,总经费 5500 万元,基本信息情况如表 1 所示。在 SoC 重大研究计划实施期间,紧密围绕 SoC 的核心科学问题,在 SoC 集成方法学、SoC 综合/验证与测试、用于 SoC 的集成微传感系统、面向 SoC 的小尺寸 MOS 器件和适于 SoC 的新材料及新器件等 5 个方向进行部署,涉及信息、工程与材料、生命、化学、数理 5 个科学部(图 1);各科学部经费资助比例分别为:信息科学部 82%,数理科学部 10%,工程与材料科学部 3%,生命科学部 3%,化学科学部 3%(图 1);项目分布在 13 个学科领域(图 2),主要集中在半导体和计算机科学学科,分别占总资助项目数的 59%和 16%,电子学学科占总资助项目数的 8%;共有 1200 余名科学工作者参加了该计划的研究工作,参加的科研单位和高等院校 34 个。这充分表明 SoC 是一个学科交叉、综合性强、活跃的前沿研究领域。

表 1 重大研究计划基本信息表

重大研究计划名称		半导体集成化芯片系统基础研究			
起止年月	2002 年 5 月至 2009 年 12 月				
指导专家组组长	侯朝焕 中国科学院声学研究所				
指导专家组成员	沈绪榜、王立鼎、陈弘毅、唐璞山、闵应骅、韩汝琦、仇玉林、汪承灏、田昭武、房喻、钱鹤				
总经费(万元)	5500	已拨经费(万元)	5500	结余经费(万元)	0
重大研究计划实施情况	相当面上项目	相当重点项目	合计		
总申请情况(项)	347	73	420		
总资助情况(项)	83	13	96		
资助率(%)	23.92	17.81	22.86		
平均资助强度(万元/项)	33.13	186.15	53.85		
项目执行情况	按期结题 96 项;提前结题 0 项;延期结题 0 项;其他 0 项。				
科学部	申请项数(项)	资助项数(项)	资助率(%)	资助经费(万元)	占总经费百分比(%)
数理	10	7	70	520	10.06
化学	4	2	50	55	1.06
生命科学	1	1	100	180	3.48
地学	—	—	—	—	—
工程与材料	16	6	37.5	179	3.47
信息	389	80	20.57	4236	81.93
管理	—	—	—	—	—

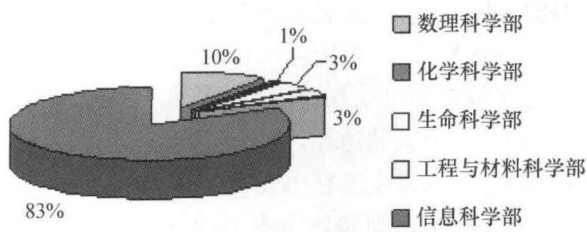


图 1 各科学部经费资助比例分布

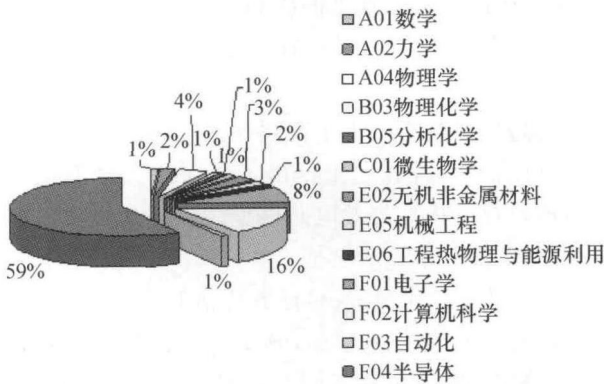


图 2 不同学科领域资助项目数

SoC 重大研究计划共列有 5 个科学问题和研究方向,其中重点项目由专家组顶层设计,发布指南;面上项目是自由申请。根据计划年度指南,各年度申请与资助情况如表 2 所示。计划执行过程中共受理申请项目 420 个,其中重点项目 73 个,面上项目 347 个;部署支持共 96 个项目,其中 13 个重点项目,资助率 17.81%,平均资助强度 186.15 万元,支持 83 个面上培育项目,资助率 23.92%,平均资助强度 33.13 万元。

表 2 各年度申请与资助情况

计划年度	申请情况			资助情况		
	重点项目	面上项目	合计	重点项目	面上项目	合计
2002 年	10	77	87	4	23	27
2003 年	21	44	65	3	14	17
2004 年	4	74	78	1	22	23
2006 年	37	148	185	4	20	24
2007 年	1	4	5	1	4	5
合计	73	347	420	13	83	96

3 项目总体完成情况及所取得的创新成果,解决具有战略性和前瞻性重大科学问题的实质性贡献

SoC 重大研究计划重点针对 SoC 面临的大规模、高复杂性、低功耗、可重构、互连线、可测试性、可制造性和小尺寸器件等基础科学问题开展研究,促进数理、化学、生物、材料等基础领域和信息领域多学科交叉,缩短了我国 SoC 领域与国外的差距,一

批研究成果达到国际先进水平,部分成果处于国际领先地位,在国际上产生了重要影响,使我国在该领域的基础研究上了一个新的台阶;共获得国家奖 4 项(分别为国家自然科学奖二等奖 2 项、国家技术发明奖二等奖 1 项和国家科技进步奖二等奖 1 项)、省部级奖 8 项,在 *IEEE 汇刊(JSSC, EDL, T-ED, T-CAD, T-MTT 等)*、*APL, PR, NanoTech* 等本领域最具影响的学术期刊上发表论文 1395 篇,其中 SCI 收录 614 篇,累计他引 1000 余次, EI 收录 1048 篇;在 *ISSCC, DAC, ICCAD, IEDM, MEMS* 等本领域最具影响的学术会议上发表论文 22 篇,做邀请报告 38 次;出版中文专著 23 本,英文专著 6 本;申请中国发明专利 340 项、获得授权 97 项,申请国外发明专利 9 项、获得授权 4 项;研究成果 17 项,已推广应用 10 项,取得经济效益 2013 万元。

SoC 重大研究计划在 5 个核心科学问题上取得主要创新性成果简介如下。

3.1 SoC 集成方法学

SoC 的体系结构、低功耗技术和混合信号系统是 SoC 集成方法学的研究重点,本计划在低功耗技术和混合信号系统取得了突破性进展。

(1) 低功耗技术

低功耗是 SoC 首当其冲的硬指标,在器件、电路和系统级都取得了一些重要的成果。

在器件级,黄如课题组提出并研制出新型自对准电可分离动态阈值双栅器件,解决传统动态阈值器件高压下泄漏电流的问题,可良好实现低压下的高速;应用于 0.4 V、5 GHz 低噪声放大器(LNA),是目前报道的工作电压最低的 LNA,相关成果发表在 *IEEE Microwave and Wireless Components Letters* 上,被他引 9 次。他们还提出一种结合 UTB-SOI 和体硅器件优点的新型准 SOI 器件结构,采用 L 型埋绝缘层得到低漏电同时散热良好,下陷源漏结构进一步降低寄生电容和电阻。实验得到的器件的开关比高达到 5.7×10^8 。相关成果获 2008 年北京市技术发明奖一等奖。

在电路级,杨华中课题组提出了一种采用灵敏放大器结构、条件预充技术和低时钟摆幅的 D 触发器(DFF)新结构,在没有速度和面积损失条件下,能够节省 33% 以上的功耗,该项成果发表在 2006 年 *ISSCC* 上,并且被日本 Sanyo 公司应用于 MPEG 音频解码芯片产品的设计,提出的 50 mV 低幅度互接口电路能工作在 500 MHz,显著降低了 SoC 各模块间互连的功耗,这是目前为止最低电压摆幅的

接口电路。

在系统级,石寅课题组将人工神经网络 BP, DBF 引入系统级电源管理,电源关断正确率比现用的 Markov 随机法高 45%,从而大大降低了 SoC 的总功耗。

(2) 模拟/射频及混合信号系统

模拟/射频及混合信号电路是集成 SoC 的瓶颈,在模型、射频电路和混合系统芯片方面取得可喜成果。

在模型方面,汪蕙和余志平的课题组建立了平面螺旋电感的 2-PI 参数化模型,提出了平面螺旋电感的综合方法,降低了轻掺杂衬底的计算误差,该项成果发表在 2006 年的 *IEEE T-ED* 上;还提出了一种基于格林函数的考虑衬底损耗的三维电容模型递推算法,比国际常用软件 ASITIC 更为精确,该项成果发表在 2006 年的 *IEEE T-MTT* 上。

在射频电路方面,邝小飞和吴南健课题组采用数字直接频率预置技术,使低噪声 PLL 的锁定时间提高了 1—2 个数量级,该项成果发表在 2006 年 *ISSCC* 上。葛宁课题组提出的数字化的高速数据时钟恢复电路使采用该项高性价比技术研制的多业务传输设备在大大提高端口密度同时成本降低近 100 倍;该设备已经通过原信息产业部的严格测试,取得了入网证,目前出口到 21 个国家,累计产值超过 6000 万元。池保勇课题组研发的无线收发机模拟前端采用了片上自动 Q 值调谐的镜像抑制滤波器、双环 GFSK/ASK 调制器结构等新技术,相关成果发表在 *IEEE RFIC* 国际会议和 *IEEE T-CAS-II*, *IEEE T-BE*, *AICSP* 等杂志上。

3.2 SoC 的综合、测试与验证理论

随着 SoC 的工作频率进入数个 GHz、芯片规模达到十亿以上晶体管、片上的互连线长达数公里,互连线的建模、仿真和综合以及系统芯片测试、验证是 SoC 的综合、测试与验证理论最为重要的研究内容。

(1) 互连线的建模、仿真和综合

互连线延迟成为限制 SoC 性能的主要瓶颈,在互连线建模/仿真/综合方面曾璇、苏仰峰课题组和美国柏兆俊教授合作在国际上首次提出二次 Krylov 投影理论 SOAR 和 SAPOR 互连电路降阶方法,解决了同时保证降阶方法数值稳定性、降阶系统无源性、精确矩匹配和保结构等瓶颈问题,发表在国际期刊 *SIAM J. Matrix Analysis Applications*, *SIAM J. Scientific Computing*, 国际会议 *ICCAD'04*, 获得了学术界的广泛认可,论文被引用达到 77 次,被认为

是“RCS 电路降阶最好的方法”,已成为 RCS 模型降阶算法的典型参照,被国际同行使用。

毛军发课题组在互连线的优化目标中综合考虑互连线时延、带宽和功耗,给出了全局互连线优化的解析表达式;成果发表在 *IEEE T-ED* 上,被他引 17 次。洪先龙、董社勤课题组提出的缓冲器规划方法实现了布图规划和缓冲器规划相结合的动态调整规划,显著提高了互连规划的成功率,相关工作发表在 DAC 会议和 *IEEE T-CAD* 期刊上,被他引 10 余次。

王高峰课题组提出了高频互连电路的神经网络建模方法;尹文言课题组提出了多层差分螺旋电感新结构及普适拓扑等效电路模型。这些成果发表在 *IEEE T-MTT* 上。

(2) 系统芯片测试、验证方法研究

随着 SoC 复杂度增加,测试与验证占据开发代价的比重急剧上升,在系统芯片测试/验证方面韩银和、李晓维课题组结合空间维和时间维两种压缩的优点提出了时空维混合压缩方法,并设计了压缩器 q-compactor,在国际上受到广泛关注,成果获 2003 年 *ATS* 最佳论文奖;进而给出了时空混合压缩的形式化分析方法,发表在国际期刊 *IEEE T-IM* 上,引领了国际上在时空维混合压缩方面的研究。2005 年 *ITC* 以及 2006 年 *DAC* 上都有论文对该方法进行扩展,美国学者出版的 *System-on-Chip Test Architectures Nanometer Design for Testability* 一书中,时空维混合压缩被作为独立一节加以介绍。

复旦大学和美国德州大学达拉斯分校周电联合课题组在形式化与半形式化验证技术的布尔可满足性问题(SAT)的研究上提出了动态删除策略和验证策略,解决了目前国际上最有效的解决器 Zchaff 和 MiniSat 所不能解决的许多实例。

3.3 用于 SoC 的集成传感系统

SoC 概念已经延伸到把各种机械/声/光/生化等传感器集成在同一芯片上构成集成微系统,集成微传感器是 SoC 中信息获取、性能分析及故障诊断的重要部件。其中物理量、生物和化学微传感系统是关注的重点,并取得了系列成果。

(1) 物理量微传感系统

黄庆安课题组以研制包含压力、温湿度、风速风向和磁场传感器的多功能单片集成微型气象站为目标,开展了感测机制、结构、制备工艺、性能表征和电路设计等方面的研究。其用高度对称二维热薄膜结构实现的风速/风向敏感元件实测风向误差在 5°以

内,最大风速达 60 m/s 以上,处于国际领先水平,相关成果成为 *IEEE Sensors* 2007 年第 7 卷第 7—8 期封面文章。该多功能单片集成微型气象站已基本完成,可以测量温湿度、气压、风速风向和地磁信息,采用 MCU 为主体,电池供电,该成果已经为相关企业提供了 100 套工程产品,企业新增产值 2521 万元,产生了明显的经济效益。

田静课题组提出的圆形振动膜的硅微电容传声器新结构,在 6 V 偏压下灵敏度 3—6 mV/Pa、频响为 100 Hz—10 kHz、等效噪声级 < 30 dB,达到国际先进水平,制成的硅微压电水听器已引起有关方面注意;提出的聚酰亚胺硅微传声器新结构,适于在 CMOS 工艺后 MEMS 集成,构成硅微传声器系统。

(2) 生物和化学微传感系统

王晓红课题组研究了面向 SoC 的高能量密度微型直接甲醇燃料电池(DMFC)有关的基础问题和关键工艺,解决了流场燃料传输、混合,电池热管理、水管理,及多孔硅质子交换复合膜等科学问题和硅微 DMFC 制作、集流、封装等关键工艺技术。成功研制主动式和自呼吸式微型 DMFC 和包含两个并联电池的电池组,室温下开路电压分别达到 0.73 V 和 0.47 V;最大功率密度分别达到 7.0 和 12.7 mW/cm²,接近同期国际最高水平。

(3) 神经与仿生 SoC 芯片

王志功课题组以神经功能重建为目标研究了含微电极阵列以及多信道信号处理控制和监测单元的神经桥接微系统,形成了辅助神经束信道桥接与神经功能恢复的功能结构;利用体外单箱实验装置和再生芯片对大鼠和兔子坐骨神经束和脊髓神经束进行了实验,进行了诱发和自发神经信号探测与模式识别,观察到神经电刺激的反应。

方竞课题组实现了自组装生物体系/MEMS/微流体体系/CMOS 电路的单片集成,采用 Post-CMOS 工艺,完成了心肌细胞在压阻式悬臂梁上的自组装。该系统可以用于心肌细胞的生理功能研究和高通量药物筛选;基于弹性基底的变形测量获得了心肌细胞收缩力的大小和方向,提出了新的根据基底变形场反解细胞应力场的合理模型;开展了力学刺激诱导心肌肥大机制和过氧化物诱导心肌细胞凋亡的研究,设计完成了一种微量样品评估心肌肥厚的新方法。

3.4 面向 SoC 的小尺寸 MOS 器件

进入纳米尺度后,传统体硅 CMOS 器件受到来自于材料、器件结构以及工作机理等诸多方面的严

重限制,面临着功耗、漏电、密度、性能提高、功能集成等方面的重大挑战。该方向重点研究了大直径硅材料缺陷控制、高 K/金属栅 CMOS 器件的性能退化机理、铁电材料及铁电存储器。

(1) 大直径硅材料缺陷控制

马向阳课题组的硅材料“缺陷工程”在国际上首先指出了两者在氧沉淀增强效应上的差异和在一定条件下的协同作用,在此基础上独创地提出了适用于掺氮直拉硅片的基于快速热处理的独特的内吸杂工艺;关于氮对直拉硅单晶中氧沉淀的增强效应和稳定性影响的研究结果是 2005 年度国家自然科学基金二等奖项目“掺氮直拉硅单晶及相关缺陷的研究”中的部分成果。

(2) 高 K/金属栅 CMOS 器件的性能退化机理

康晋锋课题组在国际上首次发现了 SiON 栅介质 MOSFET 器件在动态脉冲工作条件下 NBTI 退化与器件尺寸的关联源于器件沟道纵向电压诱导的可靠性退化新机制,对超薄 SiON 栅介质 MOSFET 器件性能退化理论和寿命预测方法的建立具有重要的理论指导和实际应用意义;相关结果已经被中芯国际(SMIC)应用到 90 nm—65 nm 大生产关键技术的可靠性评测技术中;提出了一种用于高 K 栅介质 MOS 器件制备的优化的界面工程技术,有效提高高 K 栅介质 MOS 器件的沟道载流子迁移率;相关的研究结果分别发表在 *IEEE ED Lett* 和 *IEDM* 等刊物和国际会议上,并申请了国家发明专利。

(3) 铁电材料及铁电存储器

在铁电材料研究方面,朱劲松课题组在国际上首次合成了性能优越的 Bi 系层状钙钛矿结构铁电薄膜材料,揭示了其开关疲劳过程中的电畴钉扎维度的变化规律,为基于新铁电材料的存储器的制备及应用提供了理论基础。

在铁电存储器(FeRAM)技术领域,任天令课题组针对 SoC 嵌入式应用,对 FeRAM 介质与电极材料、兼容工艺与集成技术、器件模型与电路结构设计等核心技术进行了深入系统的研究,完成了 256 Kb FeRAM 的设计和流片,为 FeRAM 产业化应用奠定了坚实的基础。

3.5 适于 SoC 的新材料与器件

随着器件特征尺寸进入纳米范畴产生了很多新的科学问题。通过“半导体纳米器件量子输运多尺度模型与模拟”、“纳米半导体载流子输运的计算研究”、“单分散金属量子点的制备及其长程二维有序排列的研究”等课题对面向 SoC 的纳电子学中的输

运理论问题、材料制备问题开展了探索研究。张平文课题组进行了从第一性原理到载流子输运的多尺度建模与模拟,基于 NEGF,发展了求解非平衡格林函数的时域递归算法,利用该算法首次实现了阶跃信号和正弦信号在一维量子点阵列结构中传输特性的模拟。江龙课题组采用微波法、电泳法、色谱分离法以及反胶束法,制备出单分散 2—10 纳米憎水颗粒,包括 Au、Pt、Pt/Fe 等,为器件结构的形成奠定了基础。

4 对解决核心科学问题的贡献,实现跨越发展的程度

4.1 在 SoC 领域的核心科学问题上提出了一系列新方法和新思路,取得了一批具有国际影响的创新成果,提升了我国在该领域的整体水平

芯片系统集成化面临诸多困难。首先,复杂系统的集成遇到性能、功耗、效率和可靠性等矛盾与问题,需要从系统、架构、逻辑、电路直至器件、工艺各个层次上的创新,甚至整个突破原有的理论,另辟蹊径。此外,传统的集成电路设计方法提供设计能力的年增长率仅为 21%,而芯片复杂度需求的年增长率为 68%,需要设计方法上的突破才能缩小芯片设计能力和复杂度需求年增长率间 47% 的差距。

SoC 重大研究计划集中目标和力量,在凝练的 SoC 集成方法学、SoC 综合/验证与测试、用于 SoC 的集成微传感系统、面向 SoC 的小尺寸 MOS 器件和适于 SoC 的新材料及新器件 5 个核心科学问题上进行攻关。在上节简介了在执行过程中取得的具有国际影响的创新方法与成果。可以看到经过 7 年的努力,推动了我国在 SoC 领域 5 个主要方向上科学研究的整体进步和跨越。一些基础理论、器件、电路和系统方面已经逐渐进入国际前沿水平,个别工作已达到世界领先水平,在国际顶级学术会议和期刊上持续发表了一系列高水平论文,提升了我国在 SoC 领域的整体研究水平,为本世纪内从根本上改变我国微电子技术落后于欧美等强国开创了可喜的局面,打下了坚实的基础。

4.2 为该领域新的“863”计划、国家重大专项的实施奠定了基础,并为我国信息产业近几年的发展提供了一系列能解决问题的科学方法

在执行过程中特别注重与“863”计划、“973”计划、国家重大专项等国家其他科学计划的相互协调,能根据国家科技发展的总体布局,将自身的位置准确地定位于基础性、前瞻性的核心科学问题研究,已

取得的原创性成果为应用系统开发、芯片产品的设计与制造提供了理论、方法和技术上的支持。

正是由于该重大计划较快地在 SoC 领域突破了一些基础性、前瞻性的核心科学问题,在“十一五”初“863”计划信息领域和国家“支撑计划”启动了一批无线通信、自组织网络、媒体处理、精细农业等多个与 SoC 相关的技术创新项目;中小企业创新基金也启动了一批关于信息处理、存储和传输的产品项目。参与该重大研究计划的多个研究团队凭借取得的基础性原创成就,已经成为这些创新项目的主要承担者,并且造就了多个开展研究 SoC 核心科学问题的团队。2008 年度和 2009 年度国家科技重大专项“核高基”、“集成电路设备工艺”和“宽带移动通信网”等设立了一大批 SoC 项目,覆盖了信息安全、移动信息终端、数字电视、下一代移动通信、无线传感网等多个未来的重要产业。以重大专项“核高基”为例,仅 2009 年度的项目申请指南就包含了“安全 SoC 芯片”、“个人移动信息终端 SoC 芯片”、“存储控制 SoC 与移动存储芯片”、“数字电视 SoC 芯片”、“高性能 IP 核”、“EDA 工具应用示范平台建设与 SoC 设计方法学研究”等 6 个项目(共 14 个课题)。从批准立项的情况看,参与本重大研究计划的研究团队在 2009 年度的“核高基”重大专项的参与度也非常高,对国家重大专项的顺利实施发挥了重要作用。

4.3 极大地推动了我国微电子学科和交叉学科的发展

该重大研究计划围绕 SoC 相关的 5 个科学问题的实施极大地推动了我国微电子学科的发展,“SoC 集成方法学”和“SoC 的综合、测试与验证”解决 IC 设计和测试面临的基础科学问题,取得的成果不仅推动了 IC 产业的发展,同时也提高了我国在 IC 设计和测试方向的学术水平;“用于 SoC 的集成微传感系统”不仅为我国 MEMS 产业的兴起奠定了基础,而且为微电子学科与其他学科的结合发展开拓了广阔的空间;“面向 SoC 的小尺寸 MOS 器件”和“适于 SoC 的新材料及新器件”是 IC 制造与实现的基石,取得的成果不但对我国自主掌握微米/纳米先进制造技术具有重要意义,而且促进了半导体材料、器件/工艺、芯片制造学科方向的进步。

尤其需要指出,该重大研究计划在推动微电子学科自身发展的同时还推动了交叉学科的发展。该重大研究计划的代表性成果之一“互连线降阶模型”就是微电子和数学两个领域学者共同完成的;围绕

“用于 SoC 的微传感系统”核心科学问题研究的代表性成果中,多功能单片集成微型气象站、硅微电容传声器和微气压传感器的研究促进了微机械这一交叉学科的发展,微悬臂梁式生化传感器、糖化血红蛋白检测等项目则促进了微电子学、生物化学等学科的交叉,心肌细胞在压阻式悬臂梁上的自组装、神经仿生 SoC 芯片等则促进了微电子学和生命科学的交叉,为仿生学和生命科学研究提供了新的手段,硅微型直接甲醇燃料电池集 MEMS、微流场燃料传输、热管理、水管理和封装等多项学科技术为一体,促进了微能源、微机械等交叉学科的发展。

通过该重大研究计划的实施,吸引、聚集、组织起一批信息科学、数学、物理学、化学、生命科学和工程材料科学领域的千余名学者,促进了多学科的交叉和研究人员的广泛合作,推动多个交叉学科的发展。

4.4 培养了相当数量的高级人才和科研骨干,涌现出一批优秀的学术带头人,推动了热点领域的研究,在算法、模型、电路和器件方面取得了有国际影响力的成果,展示了我国学者在国际重要方向上的竞争力,并在国际上逐渐产生影响力

历时7年多,1200余名科学工作者参加了 SoC 重大研究计划 96 个项目的研究工作,在工艺、器件、电路、集成传感器和设计方法方面取得突破的同时,培养了优秀中青年人才 145 人,其中 40 岁以下 96 人、40—45 岁 49 人;涌现国家杰出青年科学基金获得者陈杰、黄如、杨银堂、王高峰、任天令等 5 人,教育部“长江学者”计划毛军发、黄如、姜勇等 3 人、中国科学院“百人计划”杨海钢、祁志美等 2 人。培养博士后 26 人、博士 195 人、硕士 463 人,其中全国百篇优秀博士学位论文获得者徐溢(导师温志瑜)1 人。数百名从事 SoC 研究的学者,对我国芯片系统领域人才培养做出了重要贡献。

在实施 SoC 重大研究计划前的 21 世纪之初,我国在该领域高水平人才不多,骨干队伍也不稳定,在高水平的国际会议和刊物上鲜有发表。经过几年努力,研究队伍不仅稳定,高层次人才多了,而且涌现出一批优秀的学术带头人,例如在 CMOS 器件研究方面,连续多年在该领域顶级国际会议 IEDM 上发表高水平学术论文的黄如领导的研究组已经具有较大的国际影响力;在互连线的模型、仿真和综合方面,毛军发已经成为国家重点基础研究发展计划(“973”计划)项目的首席科学家,在我国的基础研究工作中发挥了重要作用;曾璇领导的课题组在 RCL

降阶模型方面的工作被国际学者认同与广泛引用,许多学者甚至把她提出的算法 SAPOR 作为评价二次降阶模型的参照,在国际上产生了积极影响;在低功耗技术和混合信号电路集成方面,涌现了杨华中、杨银堂、吴南健、任俊彦、葛宁等一批优秀的学术带头人,研究成果多次发表在该领域顶级的国际会议 ISSCC 和期刊 JSSC 上,其中,杨华中教授还同时担任 *IEEE T-CASII*, *IJE*, *JCSC* 等国际学术期刊的编委(Associate Editor);在集成微传感器方面,黄庆安的片上气象站被 *IEEE Sensors* 作为封面成果予以介绍,王晓红由于微型直接甲醇燃料电池上的研究成果在国际上的影响,被推荐为 MEMS09 程序委员会委员,夏善红也已经成为“973”计划项目的首席科学家。

总之,经过重大研究计划的培养,一批优秀的学术带头人成熟起来了,他们不仅有较强的基础研究工作的组织能力,而且具备敏锐发现和高水平解决科学问题的能力。近年来,不少学者已经站在国际前沿,研究成果陆续发表在国际顶级学术会议和学术期刊上,在国际上崭露头角,更重要的是为我国在“十二五”期间进一步开展更基础、更原创性的工作奠定了基础。

5 存在的主要问题和差距

5.1 存在的主要问题

(1) 全局平衡方面。关于第五方向“面向 SoC 的新材料及新器件探索与集成”申请项目数很少,很多新材料和新器件的研究尚未到考虑集成的程度,面向 SoC 集成难度大,虽然这类研究对未来的 SoC 是很有意义的,但与当前的 SoC 研究似有脱节,另外还有其他重大研究计划(如纳米科技重大计划)的分流等。

(2) SoC 主流难题和新前沿课题的均衡难以把握。主流难题的研究与国际水平差距较明显,创新空间很大,一旦取得突破影响大,但难度也大,需要经费支持力度大,而实际支持的项目数和强度有限。前沿课题则探索性强,表面上看与国际水平差距不明显,取得进展后显示度好一些。在目前经费支持的条件下,两者兼顾确有困难。

(3) 创新成果与快速反应的平衡方面。实施期间通过以学术交流会代替汇报会、专家组不定期考察等办法加强专家组成员与研究者之间的联系,后期对项目创新成果及时综合与集成和持续支持,取得一定效果。但是进一步需要自然科学基金委制定

相关办法形成机制,例如:如何将普通面上和重点项目中与此领域相关的研究项目纳入进来,统筹考虑。

5.2 差距

(1) 在低功耗技术、模拟/射频及混合信号系统设计方面,取得国际领先水平的成果不多,针对65 nm以下工艺的成果很匮乏。随着国际微电子科技的新进展,产生了新的差距和任务。例如,在复杂SoC(45 nm以下工艺,集成度在几十亿晶体管以上)的软硬件系统设计技术,毫米波射频电路设计及系统集成技术,高速、低功耗数模转换电路设计技术、多/众核处理器架构和并行计算技术等方面存在着一定差距。

(2) 在互连线综合方面尽管有一些成果,但与国际水平尚存在差距。虽然针对某些局部科学问题已经取得了具有国际领先水平的成果,但是在互连线的建模、仿真、综合作为一个整体系统的研发方面、以及EDA算法的产业化方面,国内与国外相比仍然存在一定的差距。

(3) 在SoC测试、验证方法研究方面,我国在测试的功耗特性研究、测试技术标准化、集成化技术方面以及形式验证方面尚和国外有较大差距。

(4) 在集成微传感系统研究方面,在兼容制造核心技术方面有严重的缺陷,基础科技创新和有代表性的成果还不够多。

(5) 在低功耗器件结构、关键材料和工艺技术等方面的研究工作虽然有了一些亮点,但尚未形成系统性的自主知识产权优势,以支撑我国IC产业的自主发展;在纳米尺度新型多栅/双栅器件、新型铁电材料、器件与制备工艺、自旋材料与器件、阻变材料与器件等方面,与国外相比,我们的原创性工作尚有差距。

致谢 “半导体集成化芯片系统基础研究”重大研究计划已经结束评估,本文是该重大研究计划执行情况的综述,是在《半导体集成化芯片系统基础研究总结报告》、《半导体集成化芯片系统基础研究成果报告》和《半导体集成化芯片系统基础研究战略报告》的基础上整理而成,衷心感谢该计划学术指导专家组侯朝焕、陈弘毅、沈绪榜、王立鼎、田昭武、汪承灏、仇玉林、闵应骅、唐璞山、**韩汝琦**、房喻、钱鹤,以及秘书组杨华中、刘晓彦、邹雪城等老师在整个计划实施过程中给予的指导和付出的辛勤工作,衷心感谢在计划结题过程中做出重要贡献的刘雷波、韩银和、曾璇、董文杰、李欣昕、周玉梅老师,衷心感谢参与项目研究工作和评审工作的各位老师。

北京大学韩汝琦教授于2011年2月16日病逝,仅以此文缅怀韩汝琦教授作为学术专家组成员对本研究计划的顺利实施所作出的突出贡献。

REVIEW OF THE ACHIEVEMENTS OF MAJOR PROGRAM “BASIC RESEARCH OF SEMICONDUCTOR SYSTEM ON CHIP” SUPPORTED BY NATIONAL NATURAL SCIENCE FOUNDATION OF CHINA

Chen Hongyi¹ Chen Yu² Sun Ling³ Guo Ruiqian⁴ Pan Qing⁵ He Jie⁵

(1 *Tinghua University, Beijing 100084*; 2 *Institute of Semiconductors, CAS, Beijing 100083*;

3 *Nan Tong University, Nantong 226019*; 4 *Fudan University, Shanghai 200433*;

5 *National Natural Science Foundation of China, Beijing 100085*)

Abstract This paper briefly introduces the background, purpose, overall scientific goal, and reviews the execution and the major innovative achievement of a major program on “Basic Research of Semiconductor System on Chip” supported by National Natural Science Foundation of China”(NSFC). The problems and deficiencies that currently still exist in our country are analyzed in this field.

Key words major program, system on chip, original innovation